

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-194688

(43)Date of publication of application : 19.07.2001

(51)Int.Cl.

G02F 1/1368  
H01L 29/786

(21)Application number : 2000-338138

(71)Applicant : SAMSUNG ELECTRONICS CO LTD

(22)Date of filing : 06.11.2000

(72)Inventor : PARK WOON-YONG

(30)Priority

Priority number : 1999 9948842  
2000 200057036

Priority date : 05.11.1999  
28.09.2000

Priority country : KR  
KR

## (54) THIN FILM TRANSISTOR SUBSTRATE FOR LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a thin film transistor(TFT) substrate for a liquid crystal display device having a wiring structure in which a flicker or poor crosstalk is minimized by reducing the distortion to the voltage of a maintenance electrode line, and the failure of a gate line and data line can be repaired.

**SOLUTION:** The TFT substrate 10 for the liquid crystal display devices includes a gate wiring 22 including the gate line formed in the row direction, a data wiring including a data line 62 which intersects the gate wiring in an insulated state, and which is formed in the column direction, a pixel electrode which is formed on the pixel of a matrix form defined by crossings of the gate line and data line, and which receives transmission of a picture signal from the data line, a maintenance wiring including the maintenance electrode which forms maintenance capacity lapping over the pixel electrode, and which is connected with the maintenance electrode lines 26, 28 and the maintenance electrode line, and a connecting part of the maintenance wiring which connects electrically the maintenance wiring of mutually adjacent pixels.



(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-194688

(P2001-194688A)

(43) 公開日 平成13年7月19日 (2001.7.19)

(51) IntCl<sup>7</sup>

識別記号

FI

テ-コ-ト (参考)

G 0 2 F 1/1368

G 0 2 F 1/136

5 0 0

H 0 1 L 29/786

H 0 1 L 29/78

6 1 2 C

6 1 2 A

審査請求 未請求 請求項の数11 O L (全 13 頁)

(21) 出願番号 特願2000-338138(P2000-338138)

(71) 出願人 390019839

(22) 出願日 平成12年11月6日 (2000.11.6)

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(31) 優先権主張番号 1 9 9 9 - 4 8 8 4 2

(72) 発明者 朴 雲 用

(32) 優先日 平成11年11月5日 (1999.11.5)

大韓民国京畿道水原市八達区梅灘1洞住公  
5団地アパート521棟1107号

(33) 優先権主張国 韓国 (KR)

(74) 代理人 100094145

(31) 優先権主張番号 2 0 0 0 - 5 7 0 3 6

弁理士 小野 由己男 (外1名)

(32) 優先日 平成12年9月28日 (2000.9.28)

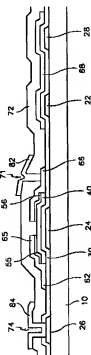
(33) 優先権主張国 韓国 (KR)

## (54) 【発明の名称】 液晶表示装置用薄膜トランジスタ基板

(57) 【要約】 (修正有)

【課題】 維持電極線の電圧に対する歪曲を減らすことによってフリッカーまたはクロストーク不良を最小化し、ゲート線及びデータ線の不良を修理することができる配線構造を有する液晶表示装置用薄膜トランジスタ基板を提供する。

【解決手段】 液晶表示装置用薄膜トランジスタ基板 10 は、行方向に形成されているゲート線を含むゲート配線 22 と；前記ゲート配線と絶縁されて交差し、列方向に形成されているデータ線 62 を含むデータ配線と；前記ゲート線及び前記データ線の交差で定義される行列形態の画素に形成されており、前記データ線から画像信号の伝達を受ける画素電極と；前記画素電極と重なって維持容量を形成し、維持電極線 26、28 及び前記維持電極線に連結されている維持電極を含む維持配線と；互いに隣接した前記画素の前記維持配線を電気的に連結する維持配線連結部を含む。



【特許請求の範囲】

【請求項１】行方向に形成されているゲート線を含むゲート配線と、

前記ゲート配線と絶縁されて交差し、列方向に形成されているデータ線を含むデータ配線と、

前記ゲート線及び前記データ線の交差で定義される行列形態の画素に形成されており、前記データ線から画像信号の伝達を受ける画素電極と、

前記画素電極と重なって維持容量を形成し、維持電極線及び前記維持電極線に連結されている維持電極を含む維持配線と、

互いに隣接した前記画素の前記維持配線を電気的に連結する維持配線連結部と、を含む液晶表示装置用薄膜トランジスタ基板。

【請求項２】両端が互いに隣接した画素の前記維持配線と重なっている修理用補助線をさらに含む請求項１に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項３】前記維持配線連結部は、前記画素電極と同一層に形成されている請求項２に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項４】前記修理用補助線は、前記データ配線と同一層に形成されている請求項２に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項５】前記維持配線と前記ゲート配線は同一層で形成されている請求項１に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項６】前記維持配線は、前記画素電極の端部と重なっている請求項１に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項７】前記画素電極は角部が液晶分子を分割配向するために曲線化された四角形が数個連結されている形態または四角形またはのこぎり模様のような形態の開口部パターンを有する請求項１に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項８】基板と、前記基板の上に形成されており、横方向にのびて走査信号を伝えるゲート線と前記ゲート線に連結されているゲート電極を含むゲート配線と、

前記基板の上に形成されており、横方向にのびている維持電極線及び前記維持電極線に連結されている維持電極を含む維持配線と、

前記ゲート配線及び前記維持配線を覆っているゲート絶縁膜と、

前記ゲート絶縁膜上に形成されており、半導体からなる

前記ゲート絶縁膜の上部に形成されていて縦方向にのびて前記ゲート線と行列形態の画素を定義するデータ線、

前記データ線に連結されていて前記半導体層の上部に形成されているソース電極、前記ソース電極と分離されて前記半導体層上に形成されており、前記ゲート電極を中

心に前記ソース電極と対向するドレーン電極を含むデータ配線と、

前記半導体層を覆っている保護膜と、

前記画素に前記ドレーン電極と連結されて形成されており、前記維持配線と重なって維持容量を形成する画素電極と、

少なくとも隣接した前記画素の前記維持配線は互いに電気的に連結する維持配線連結部と、を含む液晶表示装置用薄膜トランジスタ基板。

【請求項９】前記維持配線連結部と前記画素電極は、同一層に形成されている請求項８に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項１０】前記維持配線連結部と前記画素電極は、前記保護膜上部に形成されている請求項９に記載の液晶表示装置用薄膜トランジスタ基板。

【請求項１１】前記データ配線と同一層に形成されており、両端が互いに隣接した前記画素行の前記維持配線に重複する修理用補助線をさらに含む請求項８に記載の液晶表示装置用薄膜トランジスタ基板。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は液晶表示装置用薄膜トランジスタ基板に係わり、さらに詳しくは、維持容量を形成するために別途の独立配線を有する液晶表示装置用薄膜トランジスタ基板に関するものである。

【０００２】

【従来の技術】液晶表示装置は現在最も広く用いられている平板表示装置のうちの一つであり、電極が形成されている二枚の基板とその間に挿入されている液晶層からなっており、電極に電圧を印加して液晶層の液晶分子を再配列させることによって透過する光の量を調節する表示装置である。

【０００３】液晶表示装置の中でも現在主に用いられるものは、二つの基板に画素電極と共通電極とが各々形成されており、画素電極に印加される電圧をスイッチングする薄膜トランジスタを有している液晶表示装置であって、薄膜トランジスタと画素電極は二つの基板のうちの一つと一緒に形成されることが一般的であり、薄膜トランジスタが形成された基板を液晶表示装置用薄膜トランジスタ基板という。

【０００４】このような液晶表示装置用薄膜トランジスタ基板には互いに交差してマトリックス形態の画素領域を定義するゲート線とデータ線とが形成されており、ゲート線とデータ線とが交差する部分には薄膜トランジスタが形成されている。各々の画素領域には、薄膜トランジスタのスイッチング動作によってデータ線を通じて画像信号が伝達される画素電極が形成されている。

【０００５】一方、このような液晶表示装置用薄膜トランジスタ基板には液晶素子の電荷維持能力を補助及び維持させるために維持電極線が形成されている。このよ

うな維持電極線は画素電極と絶縁膜を媒介してに重なることにより維持容量を構成する。また、維持電極線には、画素電極と対向して液晶容量を形成する他の基板に形成されている共通電極に印加される共通電圧、またはゲート線に伝達されるゲート電圧が伝達される。

【0006】しかしながら、維持電極線に伝達された電圧はデータ線に伝達される画像信号の変化に影響を受けるため、位置によって維持電極線の電圧が変動する。このため、共通電極線の電圧には、維持容量に就く抵抗による信号の歪曲が発生し、画素の液晶容量を変化させることとなる。このことにより画面が震えるフリッカー(flicker)不良またはクロストーク(crosstalk)不良などの問題点が発生する。

【0007】

【発明が解決しようとする課題】本発明の課題は、維持電極線の電圧に対する歪曲を減らすことによってフリッカーまたはクロストーク不良を最小化することである。

【0008】また、本発明の他の課題は、ゲート線及びデータ線の不良を修理することができる配線構造を有する液晶表示装置用薄膜トランジスタ基板を提供することである。

【0009】

【課題を解決するための手段】このような課題を解決するために本発明による液晶表示装置用薄膜トランジスタ基板には、少なくとも互いに隣接した画素の維持電極線を連結する補助線が形成されており、互いに隣接した画素の維持電極線と両端とが重なる修理用補助線が形成されている。

【0010】本発明による液晶表示装置用薄膜トランジスタ基板にはゲート線を含むゲート配線が横方向に形成されており、データ線を含むデータ配線が縦方向に形成されている。ゲート線とデータ線との交差で定義される画素にはデータ線を通じて画像信号の伝達を受ける画素電極が形成されており、画素電極と重なる維持容量を形成し維持電極線と維持電極線に連結されている維持電極を含む維持配線が形成されている。また、互いに隣接する画素の維持配線を電気的に連結する維持配線連結部が形成されている。

【0011】この時、両端が互いに隣接する画素の維持配線と重なる修理用補助線をさらに含むことができる。

【0012】ここで、維持配線連結部は画素電極と同一の層で形成され、修理用補助線はデータ線と同一の層で形成され、維持配線はゲート配線と同一の層で形成されることが好ましい。

【0013】また、画素電極の端部は維持配線と重なることが好ましく、画素電極は多量領域で液晶分子を分割配向するために曲線化した角部を有する四角模様が多数で連結された形態、または四角模様、縦模様または十字模様を有することができ。

【0014】さらに詳細に本発明による液晶表示装置用

薄膜トランジスタ基板には、行方向に形成されているゲート線及びゲート線に連結されているゲート電極を含むゲート配線が絶縁基板上部に形成されており、行方向に維持電極線及び維持電極線に連結されている維持電極を含む維持配線が形成されている。また、基板の上部にはこれらを含むゲート絶縁膜が形成されており、ゲート絶縁膜の上部には半導体層が形成されており、ゲート線と交差してマトリックス配列の画素を定義するデータ線、データ線と連結されている半導体層の上部まで延長されたソース電極及びソース電極と分離されて半導体層の上部まで延長されたドレイン電極を含むデータ配線が形成されている。それぞれの画素にはドレイン電極と電気的に連結され維持配線と重なる維持容量を形成する画素電極が形成されており、少なくとも互いに隣接する画素の画素配線を連結する維持配線連結部が形成されている。

【0015】この時、修理用補助線において、維持配線連結部は画素電極と同一の層で保護膜の上部に形成されることができ、データ線と同一な層には両端が互いに隣接する画素の維持配線と重なる修理用補助線をさらに含むことができる。

【0016】

【発明の実施の形態】それでは、添付した図面を参考して本発明の実施例による液晶表示装置及びその製造方法について、本発明の属する技術分野にて通常の知識を有する者が容易に実施することができるように詳細に説明する。

【0017】図1は本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の構造を概略的に示した配線図である。

【0018】図1のように、本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板には横方向に多数のゲート線22が形成されており、ゲート線22と交差してマトリックス形態の画素領域を定義するデータ線62が形成されている。それぞれの画素領域にはデータ線62を通じて画像信号が伝達される画素電極82が形成されており、ゲート線22とデータ線62とが交差する部分には、ゲート線22に連結されているゲート電極24、データ線62に連結されているソース電極65及び画素電極82に連結されているドレイン電極66を含む薄膜トランジスタが形成されている。また、横方向には互いに平行して二重の維持電極線26、28が形成されており、互いに平行な維持電極線26、28はそれぞれの画素領域に縦方向に形成されている維持電極27を通じて連結されている。ここで、維持配線26、27、28は画素電極82と重なる維持容量を形成する。また、縦方向には互いに隣接した画素の維持配線26、27、28に両端が重なっている修理用補助線68と、少なくとも互いに隣接した画素の維持配線26、27、28を電気的に連結する維持配線連結部84が形成

されている。

【0019】このような本発明の実施例による液晶表示装置用薄膜トランジスタ基板の構造において、互いに隣接した維持配線26、27、28は維持配線連結部84を通じて互いに連結されているので、維持配線26、27、28を通じて伝達される維持容量用電圧の信号の歪曲を最小化させることができる。従って、クロストークを最小化させることができる。

【0020】また、本発明の実施例による構造においてはゲート線22またはデータ線62が断線した場合、維持配線修理用補助線68及び維持配線連結部84を通じて配線の断線を修理することができる。

【0021】例えば、A(Δ)部分でデータ線62が断線した場合を考える。この場合、C部分にレーザーを照射してデータ線62と維持電極線26、28を短絡し、B部分にレーザーを照射して修理用補助線68と維持電極線26、28を短絡し、B部分とC部分の間の両外側のB部分の維持電極線26、28を断線することにより、データ線62に伝達される画像信号が維持電極線26、28と修理用補助線68を迂回するように構成できる。

【0022】また、例えば、E(Δ)部分でゲート線22が断線した場合を考える。この場合は、F部分にレーザーを照射してゲート線22と維持電極線26、28及び維持配線連結部84を短絡させ、G部分の維持電極線26、28及び維持配線連結部84を断線させることにより、ゲート信号が維持電極線26、28及び修理用補助線68を通じて迂回するようにする。この時、維持配線連結部84の代わりに修理用補助線68のみを用いることもできる。

【0023】ここで、修理用補助線68と維持配線連結部84とを互いに同一の層であって、画素電極82またはデータ線62と同一の層に形成することができる。互いに異なる層に形成することも可能である。本発明の実施例で維持配線26、27、28はゲート線22と同一の層に形成されており、修理用補助線68はデータ線62と同一の層に形成されており、維持配線連結部84は画素電極82と同一の層に形成されている。これについて図2及び図3を参照して具体的に説明することにする。

【0024】図2は本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の構造を具体的に示した配置図であり、図3は図2でIII-III'線に沿って切断して示した断面図である。

【0025】まず、絶縁基板10の上にアルミニウム(A1)またはアルミニウム合金(Al alloy)、モリブデン(Mo)またはモリブデンタングステン(MoW)合金、クロム(Cr)、タンタル(Ta)などの金属または導電体で作られたゲート配線及び維持配線が形成されている。ゲート配線は横方向に延びている定電信号線またはゲート線22及びゲート線22の一部である

薄膜トランジスタのゲート電極24を含み、ゲート配線はゲート線22の端部に連結されていて外部からの定電信号の印加を受けてゲート線22に伝達するゲートパッドをさらに含む構成とすることができる。そして、維持配線はゲート線22と平行して二重に形成されており、上板の共通電極に入力される共通電極電圧などの電圧を外部から印加される維持電極線26、28及び縦方向に形成されて二重の維持電極線26、28を互いに連結する維持電極27を含む。維持配線26、27、28は後述する画素電極82と重なって画素の電荷保存能力を向上させるための維持容量を形成する維持蓄電器を形成させるためのものである。

【0026】ここで、ゲート配線22、24及び維持配線26、27、28は単一層で形成することもできるが、二重層や三重層に形成することもできる。二重層以上に形成する場合には、一つの層は抵抗の小さい物質で形成し他の層は他物質、特に画素電極として用いられるITO(indium zinc oxide)との接触特性の良い物質で作ることが好ましい。なぜかという、外部と電気的に連結されるパッド部を補強するためにパッド部は、配線用物質と画素電極用物質であるITOと一緒に形成するからである。

【0027】ゲート配線22、24及び維持配線26、27、28の上には、窒化ケイ素(SiN)などになるゲート絶縁膜30が形成されてゲート配線22、24及び維持配線26、27、28を覆っている。

【0028】ゲート絶縁膜30の上には水素化非晶質ケイ素(hydrogenated amorphous silicon)などの半導体からなる半導体パターン40が形成されており、半導体パターン40の上には、リン(P)などのn型不純物として高濃度にドーピングされている非晶質ケイ素などなる抵抗性接触層(ohmic contact layer)パターンまたは中間層パターン55、56が形成されている。

【0029】接触層パターン55、56の上には、MoまたはMoW合金、Cr、AlまたはAl合金、Taなどの導電物質からなる薄膜トランジスタのソース及びドレイン電極65、66が各々形成されており、ゲート絶縁膜30の上には、ソース電極65と連結されておりゲート線22と交差して画素を定義するデータ線62が縦方向に形成されている。データ配線62、65、66は、データ線62の一端部に連結されて外部からの画像信号の印加を受けるデータパッドをさらに含む構成とすることができる。ゲート絶縁膜30の上にはデータ配線62、65、66と同一の層でその両端が互いに隣接する画素行の隣接した維持電極線26、28と重なる修理用補助線68が縦方向に形成されている。前述したように、修理用補助線68とともに維持配線連結部84(図1参照)もデータ配線62、65、66と同一の層でゲート絶縁膜30の上部に形成することができる。

【0030】データ配線62、65、66及び修理用補

助線68もゲート配線22、24及び維持配線26、27、28と同様に単一層で形成することもできるが、二重層や三重層で形成することもできる。もちろん、二重層以上に形成する場合には、一つの層は抵抗の小さい物質で形成し他の層は他物質との接触特性の良い物質で形成することが好ましい。

【0031】データ配線62、65、66と修理用補助線68及びこれらによって遮れない半導体パターン40の上には保護膜72が形成されている。この保護膜72は、ドレーン電極66を露出する接触孔71を有しており、またゲート絶縁膜30とともに維持電極線26、28を各々露出する接触孔74を有している。保護膜72は窒化ケイ素やアクリル系などの有機絶縁物質からなり得る。

【0032】保護膜72の上には、薄膜トランジスタから画像信号を受けて上板の共通電極とともに電気場を生成する画素電極82が形成されている。画素電極82はITO(indium tin oxide)またはIZO(indium zinc oxide)などの透明な導電物質で作られ、接触孔71を通じてドレーン電極66と物理的・電氣的に接続されて画像信号の伝達を受ける。また、保護膜72の上部には、画素電極82と同一の層であって、接触孔74を通じて互いに隣接する維持配線26、27、28を電氣的及び物理的に接続する維持配線連結部84が形成されている。前述したように、修理用補助線38を維持配線連結部84と同一の層であって、保護膜72の上部に形成することができる。一方、保護膜72はゲートパッド及びデータパッドを露出する接触孔を有する構成とすることができ、画素電極と同一層には接触孔を通じてゲートパッド及びデータパッドを覆う補助ゲートパッド及び補助データパッドを形成することができる。

【0033】この時、維持配線26、27、28が画素電極82の端部から漏洩する光を遮断する光遮断膜として機能するように、図2のように、画素電極82の端部が維持配線26、27、28と重なるのが好ましい。また、液晶表示装置の視野角を改善するために液晶分子を分割配向するのが良いが、このために画素電極82は角部が曲線化した四角形が数個連結されている形態とすることができ、四角形またはのこぎり模様のような形態の開口部パターンを有する構成とすることもできる。このようにすることで、フリンジフィールド(fringe field)を形成して液晶分子を分割配向することができ、最も良い視野角を得るためには4分割配向された微小領域が一つの画素領域内に入っていることが好ましい。また、安定した分割配向を得るためには分割された微小領域の境界以外の所で転傾(disclination)や不規則な組織(texture)が発生しないようにするのが好ましく、隣接した微小領域の液晶分子方向(director)がなす角は90度になるようにするのが好ましい。この時、回位や不規則な液晶分子の配列によって光が漏洩する場合、漏

洩する光を遮断するために維持配線26、27、28の構造を多様に変えることができる。むしろ、画素電極82の模様によって画素電極82と対向する共通電極(図示せず)に多様な模様の開口部パターンを形成することができる。

【0034】本発明の実施例では画素ごとに修理用補助線68または維持配線連結部84が形成されているが、多数の画素を単位に形成される。

【0035】ここでは、画素電極82の材料の例として透明なITOをあげたが、反射型液晶表示装置の場合、不透明な導電物質を使用しても構わない。

【0036】前記のような本発明の実施例による液晶表示装置用薄膜トランジスタ基板を製造する方法について図面を参照して具体的に説明する。

【0037】図4乃至図7は、本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の製造方法をその工程順序にしたがって示した断面図である。

【0038】先ず、図4のように、基板10の上部に低抵抗の導電物質を積層してマスクを利用した写真エッチング工程でパターンニングし、ゲート配線22、24と維持配線26、27、28(図2参照)を形成する。

【0039】次に、図5のように、窒化ケイ素のような絶縁物質からなるゲート絶縁膜30、非晶質ケイ素のような半導体物質からなる半導体層40、ドーピングされた非晶質ケイ素のような導電物質からなる抵抗性接触層50を化学気相蒸着法を用いて順次積層し、マスクを利用した写真エッチング工程で半導体層40とその上部に抵抗性接触層50をパターンニングする。

【0040】次に、図6のように、低抵抗を有する導電物質を積層してマスクを利用した写真エッチング工程でパターンニングし、データ配線62、65、66(図2参照)と修理用補助線68を形成する。

【0041】次に、データ配線62、65、66で遮らない中間層をエッチングして抵抗性接触層50をエッチングして抵抗性接触層を二つの部分55、56に分離し、ソース及びドレーン電極65、66の間の半導体層40を露出する。

【0042】次に、図7のように、窒化ケイ素や酸化ケイ素または有機絶縁膜を積層して保護膜72を形成し、保護膜72をゲート絶縁膜30と共にマスクを利用した写真エッチング工程でパターンニングし、ドレーン電極66及び維持配線26、27、28(図2参照)を露出する接触孔71、74を形成する。

【0043】次に、図2及び3のように、保護膜72の上部にIZOまたはITOのような透明な導電物質を積層してマスクを利用した写真エッチング工程でパターンニングし、画素電極82と維持配線連結部84を形成する。

【0044】一方、4枚のマスクを用いて薄膜トランジスタ基板を完成する製造方法は多様にあるが、一つの実

施例を説明する。

【0045】図8乃至図14は、本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序にしたがって示した断面図である。

【0046】まず、図8に示すように、前記実施例と同一に基板10の上部に低抵抗の導電物質を積層してパターンニングし、ゲート配線22、24と維持配線26、27、28（図2参照）を形成する。

【0047】次に、図9のように、窒化ケイ素からなるゲート絶縁膜30、半導体層40、中間層50を化学気相蒸着法を用いて連続に蒸着し、引き続き低抵抗の導電物質を含む導電層60をスパッタリングなどの方法で蒸着した後、その上に感光膜を $1\mu\text{m}$ 乃至 $2\mu\text{m}$ の厚さで塗布する。

【0048】その後、マスクを通じて感光膜に光を照射した後に現像し、図9に示すように、感光膜パターン112、114を形成する。この時、感光膜パターン112、114の中で薄膜トランジスタのチャンネル部（C）、つまり、ソース電極65とドレーン電極66との間に位置する第1部分114は、データ配線部及び修理用補助線部に対応するA部分、つまり、データ配線62、65、66と修理用補助線68が形成される部分に位置した第2部分112より厚さが増加するようにし、その他の部分（B）の感光膜は全て除去する。この時、チャンネル部（C）に残っている感光膜114の厚さとA部分に残っている感光膜112の厚さとの比は後述するエッチング工程における工程条件にしたがって異なるようにしなければならず、第1部分114の厚さを第2部分112の厚さの $1/2$ 以下にするのが好ましい。

【0049】このように、位置によって感光膜の厚さを別にする方法は多様であり、A領域の光の透過量を調節するために主にスリット（slit）や格子形態のパターンを形成したり半透明膜を使用する。

【0050】この時、スリットの間に位置したパターンや線幅やパターン間の間隔、つまり、スリットの幅は露光時に使用する露光光源の分解能より小さいのが好ましく、半透明膜を用いる場合にはマスクを製作する時、透過率を調節するために他の透過率を有する薄膜を用いた厚さが異なる薄膜を用いることができる。

【0051】このようなマスクを通じて感光膜に光を照射すると光に直接露出する部分では高分子が完全に分解され、スリットパターンや半透明膜が形成されている部分では光の照射量が少ないために高分子は完全分解しない状態であり、遮光層で遮られた部分では高分子が殆ど分解されない。引き続き感光膜を現像すると、高分子分子が分解しない部分のみが残り、光が少く照射された中央部分には光に全く照射されない部分より薄い厚さの感光膜を残すことができる。この時、露光時間を長くすると全ての分子が分解するので、そうならないようにしなければならぬ。

【0052】このような薄い厚さの感光膜114はリフロー可能な物質からなる感光膜を用い、光が完全に透過することができると光が完全に透過できない部分に分けられた通常のマスクで露光した後に現像し、リフローして感光膜が残留しない部分に感光膜の一部を流れるようにすることによって形成することもできる。

【0053】次に、感光膜パターン114及びその下部の膜、つまり、導電層60、中間層50及び半導体層40に対するエッチングを進める。この時、A部分にはデータ配線と修理用補助線及びその下部の膜がそのまま残っており、チャンネル部（C）には半導体層だけが残っていないがならず、残り部分（B）には前記3つの層60、50、40全てが除去されてゲート絶縁膜30が露出されなければならない。

【0054】まず、図10に示したように、残り部分（B）の露出されている導電層60を除去してその下部の中間層50を露出させる。この過程では乾式エッチングまたは湿式エッチング方法などを使用することができ、この時、導電層60はエッチングされて感光膜パターン112、114は殆どエッチングされない条件の下で行うのが良い。しかし、乾式エッチングの場合、導電層60だけをエッチングして感光膜パターン112、114はエッチングされない条件をさがすのが難しいので、感光膜パターン112、114も共にエッチングされる条件の下で行うことができる。この場合には、湿式エッチングの場合より第1部分114の厚さが増加してこの過程で第1部分114が除去されてチャンネル部（C）で導電層60が露出されることが生じないようにする。

【0055】導電層60がMoまたはMoW合金、AlまたはAl合金、Taのうちのいずれかである場合には、乾式エッチングや湿式エッチングのうちのいずれも可能である。しかし、Crは乾式エッチング方法ではよく除去されないために、導電層60がCrである場合には湿式エッチングだけを用いるのが良い。導電層60がCrである湿式エッチングの場合には、エッチング液で $\text{Ce}(\text{NH}_4)_2$ を使用することができ、導電層60がMoやMoWである乾式エッチングの場合のエッチング気体としては、 $\text{CF}_4$ と $\text{HCl}$ の混合気体や $\text{CF}_4$ と $\text{O}_2$ の混合気体を使用することができ、後者の場合には感光膜に対するエッチング比も殆ど同様とすることができる。

【0056】このようにすると、図10に示したように、チャンネル部（C）及びA部分の導電層、つまり、ソース／ドレーン用導電層パターン67と修理用補助線用導電層パターン68のみが残って、その他の部分（B）の導電層60は全て除去されてその下部の中間層50が露出される。この時、残っている導電層パターン67、68はソース及びドレーン電極65、66が分離されずに連続されている点を除くとデータ配線62、

65、66及び修理用補助線68の形態と同一である。また、乾式エッチングを使用した場合、感光膜パターン112、114もある程度の厚さでエッチングされる。

【0057】次に、図11に示すように、残り部分(B)の露出された中間層50及びその下部の半導体層40を感光膜の第1部分114と共に乾式エッチング方法で同時に除去する。この時のエッチングは感光膜パターン112、114と中間層50及び半導体層40(半導体層と中間層はエッチング選択性が無い)が同時にエッチングされ、ゲート絶縁膜30はエッチングされない条件の下で行わなければならない。特に、感光膜パターン112、114と半導体層40に対するエッチング比が殆ど同一な条件でエッチングするのが好ましい。例えば、 $\text{SF}_6$ と $\text{HCl}$ の混合気体や、 $\text{SF}_6$ と $\text{O}_2$ の混合気体を使用すると殆ど同一な厚さで二つの膜をエッチングすることができる。感光膜パターン112、114と半導体層40に対するエッチング比が同一な場合、第1部分114の厚さは半導体層40と中間層50の厚さを合せたものと同一であるかそれより小さくなければならない。

【0058】このようにすると、図11に示したように、チャンネル部(C)の第1部分114が除去されてソース/ドレイン用導電体パターン67が露出され、残り部分(B)の中間層50及び半導体層40が除去されてその下部のゲート絶縁膜30が露出される。一方、A部分の第2部分112もまたエッチングされるので厚さが薄くなる。また、この段階で半導体パターン40が完成する。

【0059】引き続き、アッシング(ashing)を通じてチャンネル部(C)のソース/ドレイン用導電体パターン67の表面に残っている感光膜クズを除去する。

【0060】その後、図12に示したようにチャンネル部(C)のソース/ドレイン用導電体パターン67及びその下部のソース/ドレイン用中間層パターン50をエッチングして除去する。この時、エッチングはソース/ドレイン用導電体パターン67と中間層パターン50全てに対して乾式エッチングだけで進めることができ、ソース/ドレイン用導電体パターン67に対しては湿式エッチングで、中間層パターン50に対しては乾式エッチングで行い得る。前者の場合、ソース/ドレイン用導電体パターン67と中間層パターン50のエッチング選択比が大きい条件の下でエッチングを行うのが好ましく、これはエッチング選択比が大きい場合、エッチング終点をさがすが遅くしてチャンネル部(C)に残る半導体パターン40の厚さを調節するのが容易ではないためである。例えば、 $\text{SF}_6$ と $\text{O}_2$ の混合気体を使用してソース/ドレイン用導電体パターン67をエッチングすることがある。湿式エッチングと乾式エッチングを交互にする後者の場合には湿式エッチングするソース/ドレイン用導電体パターン67の側面はエッチングされる

が、乾式エッチングされる中間層パターン50は殆どエッチングされないで階段模様には作れる。中間層パターン50及び半導体パターン40をエッチングする時に使用するエッチング気体の例としては、前記に言及した $\text{CF}_4$ と $\text{HCl}$ の混合気体や $\text{CF}_4$ と $\text{O}_2$ の混合気体があり、 $\text{CF}_4$ と $\text{O}_2$ を使用すると均一な厚さで半導体パターン40を残すことができる。この時、図12に示したように、半導体パターン40の一部が除去されて厚さが小さくなることもあり、感光膜パターン50の第2部分112もこの時にある程度の厚さでエッチングされる。この時のエッチングはゲート絶縁膜30がエッチングされない条件で行わなければならない。第2部分112がエッチングされてその下部のデータ配線62、65、66及び修理用補助線68が露出されることがないように感光膜パターンが厚いのが好ましい。

【0061】このようにすると、ソース電極65とドレイン電極66が分離されながらデータ配線62、65、66及び修理用補助線68とその下部の接触層パターン55、56、58が完成する。

【0062】最後に、A部分に残っている感光膜第2部分112を除去する。しかし、第2部分112の除去はチャンネル部(C)ソース/ドレイン用導電体パターン67を除去した後、その下の中間層パターン50を除去する前に行うこともできる。

【0063】前述したように、湿式エッチングと乾式エッチングを交互にしたり乾式エッチングだけを使用することができる。後者の場合には一つの種類のエッチングだけを使用するので工程が比較的簡便であるが、通したエッチング条件をさがすがむずかしい。反面、前者の場合にはエッチング条件をさがすが比較的やさしいが、その工程が後者に比べて面倒な点がある。

【0064】このようにしてデータ配線62、65、66及び修理用補助線68を形成した後、図13に示したように窒化ケイ素をCVD方法で蒸着して保護膜70を形成する。引き続き、ゲート絶縁膜30と共にバーニングし、ドレイン電極66と維持配線26、27、28を露出する接触孔71、74を形成する。

【0065】最後に、図14のように、前述したようにITOまたはIZOを蒸着してマスクを使用し、エッチングしてドレイン電極66と連結される画素電極82を形成する。この時、接触孔74を通じて互いに隣接する画素の維持配線を電気的に連結する維持配線連結部84を形成する。

【0066】このようにすると一つのマスクを利用して写真エッチング工程でデータ配線62、65、66と中間層パターン55、56及び半導体パターン40を共に形成することができて製造費用を減らすことができる。

【0067】このような場合には、図2及び図3の構造と異なって半導体層40及び抵抗性接触層55、56はデータ配線62、65、66の模様によって形成され



る。この時、データ配線62、65、66と中間層パターン55、56は同一パターンで形成し、ソース電極65とドレーン電極66の間のチャネル部を除いた半導体パターン40はデータ配線62、65、66及び中間層パターン55、56と同一パターンで形成する。もちろん、修理用補助線68の下部にも半導体層と中間層が残留する。

【0068】このような本発明の実施例による維持配線連結部を有する液晶表示装置用薄膜トランジスタ基板は振れネマチック方式 (twisted nematic mode)、または垂直配向方式 (vertical align mode) に用いられ、図面を参照して回路図について説明する。

【0069】図15は、本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した回路図である。

【0070】図15のように、横方向に多数のゲート線22が形成されており、ゲート線22と交差してマトリクス形態の画素領域を定義するデータ線62が形成されている。それぞれの画素領域にはゲート線22に連結されているゲート電極24、データ線62に連結されているソース電極65及び画素電極82に連結されているドレーン電極66を含む薄膜トランジスタ (TFT) が形成されている。また、それぞれの画素領域には画素電極82と維持電極線26、28を両端子として維持容量を有する維持蓄電器 (C<sub>st</sub>) 及び画素電極82と共通電極 (図示せず) を両端子として液晶容量を有する液晶蓄電器 (C<sub>le</sub>) が形成されている。また、縦方向には互いに隣接した画素行の維持配線26、27、28を電氣的に連結する維持配線連結部84が形成されている。ここで、維持配線連結部84はそれぞれの画素に形成されている。

【0071】一方、互いに平行に同一な基板に形成されて殆ど平行に形成して液晶分子を駆動する平面駆動方式の液晶表示装置用薄膜トランジスタ基板にも少なくとも互いに隣接する画素の維持蓄電器の一端子を電氣的に連結する構造を維持配線連結部を形成することができ、図16及び図17を参照して具体的に説明する。

【0072】図16は本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した配置図であり、図17は図16のXVI'-XVII'線に沿って切断した断面図である。

【0073】図16及び図17のように、絶縁基板10上にゲート配線及び共通電極が形成されている。ゲート配線は横方向にのびている走査信号線またはゲート線22、ゲート線22の一部である薄膜トランジスタのゲート電極24及びゲート線22の端に連結されており外部からの走査信号の印可を受けてゲート線22に伝達するゲートパッド25を含む。また、共通配線はゲート線22と平行に二重で形成されている共通電極線23、29及び縦方向に形成され共通電極線23、29に連結され

ている共通電極21を含む。共通電極線23、29は後述する画素電極線63、69と重なって画素の電荷保持能力を向上させるための維持容量を形成する維持蓄電器を形成するためのものである。

【0074】ゲート配線22、24、25及び共通配線23、21、29上には窒化ケイ素 (Si<sub>3</sub>N<sub>4</sub>) などからなるゲート絶縁膜30が形成されてゲート配線22、24、25及び維持配線21、23、29を覆っている。

【0075】ゲート絶縁膜30上には水素化非晶質シリコン (hydrogenated amorphous silicon) などの半導体からなる半導体パターン40が形成されており、半導体パターン40上には横 (P) などのn型不純物で高濃度でドーピングされている非晶質ケイ素などからなる抵抗性接触層 (ohmic contact layer) パターンまたは中間層パターン55、56が形成されている。ここで、半導体層40は後述するデータ線62に沿って縦方向に形成されており、データ線62とゲート線22とが交差する部分には他の部分より広く形成されることによりデータ線62の断線を最少化する。

【0076】接触層パターン55、56上には薄膜トランジスタのソース及びドレーン電極65、66が各々形成されており、ゲート絶縁膜30の上にはソース電極65と連結されており、ゲート線22と交差して画素を定義するデータ線62が縦方向に形成されている。データ配線26、65、66はデータ線62の一端部に連結され外部からの画像信号の印可を受けるデータパッド64を含む。また、ゲート絶縁膜30の上には横方向にのびて共通電極線23、29と重なって維持容量を形成する画素電極線63、69と画素電極線63、69と連結されており共通電極21と液晶分子を駆動するために基板10にほぼ平行な電氣場を形成する画素電極61とを含む画素配線が形成されており、画素配線61、63、69はドレーン電極66と電氣的に連結されている。また、ゲート絶縁膜30の上にはデータ配線26、64、65、66と同一の層で両端が互いに隣接する画素行の隣接した共通電極線23、29と重複する修理用補助線68が縦方向に形成されている。前述のように維持配線連結部84 (図1参照) もデータ配線62、64、65、66と同一の層でゲート絶縁膜30の上に形成されることができ、

【0077】データ配線62、64、65、66と修理用補助線68及びこれらによって覆れない半導体パターン40の上には保護膜72が形成されており、保護膜72はゲート絶縁膜30と共に共通電極線23、29を各々露出させる接触孔74、ゲートパッド25及びデータパッド64を露出させる接触孔75、78及びデータ線62を露出させる接触孔76を有している。

【0078】保護膜72上には接触孔76を通じてデータ線62と連結されると共に重なっている補助データ線

80及び接触孔78を通じてデータパッド64と連結されている補助データパッド88を含む補助データ配線が金属のような導電物質で形成されている。また、保護膜72上には接触孔75を通じてゲートパッド25と連結されている補助ゲート電極85が形成されており、接触孔74を通じて互いに隣接する画素の維持配線21、23、29を電気的及び物理的に連結する共通配線連結部84が形成されている。ここで、補助データ配線80、88及び補助ゲートパッド85はパッド部の信頼性を向上させるためにITOまたはIZOのような導電物質で形成することもできる。

【0079】このような本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の製造方法の大部分は第1実施例による製造方法と同様である。

【0080】しかし、共通配線21、23、29はゲート配線22、24、25と共に形成し、画素配線61、63、69はデータ配線62、64、65、66と共に形成、保護膜72の上部に補助データ配線80、85、88を形成する。

【0081】図9は本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した回路図である。

【0082】図9に示されているように、大部分の構造は図6と同一である。しかし、維持蓄電器(C<sub>H</sub>)及び液晶蓄電器(C<sub>L</sub>)の両端者が画素配線63、69と共通配線23、29に連結されている。

【0083】

【発明の効果】本発明の実施例のように、維持配線連結部を通じて互いに隣接する画素の維持配線を連結することによって維持電圧の信号歪曲を最小化することができる。また、クロストーク及びフリッカー不良を最小化することができる。また、維持配線連結部または修理用補助線を設けることによってゲート線またはデータ線の断線不良を修理することができる。

【図面の簡単な説明】

【図1】本発明の実施例による液晶表示装置用薄膜トランジスタの構造を概略的に示した配線図である。

【図2】本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の構造を具体的に示した配置図である。

【図3】図2でIII-III'線に沿って切断して示した断面図である。

【図4】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図5】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図6】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって

示した断面図である。

【図7】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図8】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図9】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図10】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図11】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図12】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図13】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図14】本発明の実施例による液晶表示装置用薄膜トランジスタ基板の他の製造方法をその工程順序によって示した断面図である。

【図15】本発明の第1実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した回路図である。

【図16】本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の構造を具体的に示した配置図である。

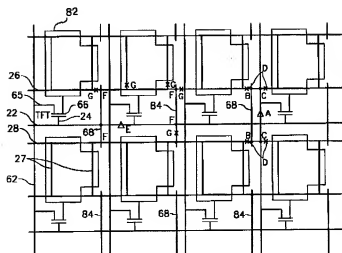
【図17】図7でXVII-XVII'線に沿って切断して示した断面図である。

【図18】本発明の第2実施例による液晶表示装置用薄膜トランジスタ基板の構造を示した回路図である。

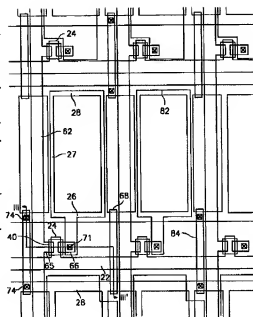
【符号の説明】

- 10 絶縁基板
- 22 ゲート線
- 24 ゲート電極
- 26、28 維持電極線
- 27 維持電極
- 30 ゲート絶縁膜
- 40 半導体パターン
- 55、56 中間層パターン
- 62 データ線
- 65 ソース電極
- 66 ドレイン電極
- 68 修理用補助線
- 71、74 接触孔
- 72 保護膜
- 82 画素電極

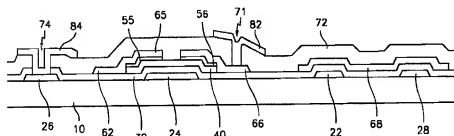
【圖 1】



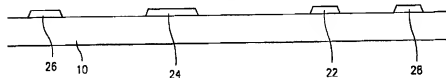
【圖 2】



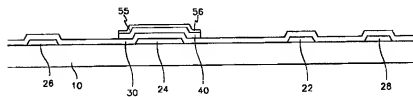
【圖 3】



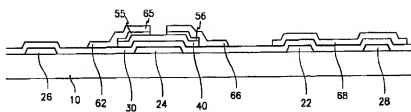
【圖 4】



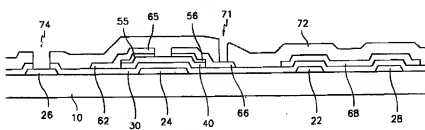
【圖 5】



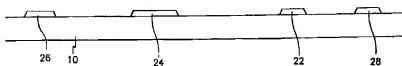
【图6】



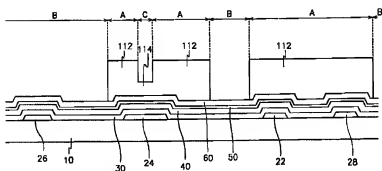
【图7】



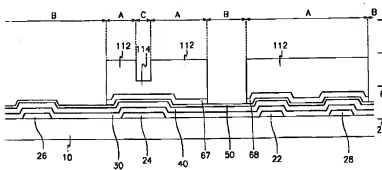
【图8】



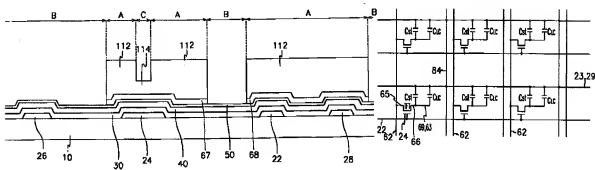
【图9】



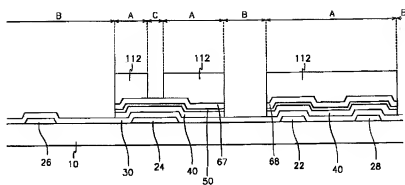
【图10】



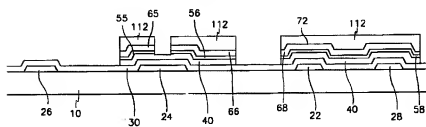
【图18】



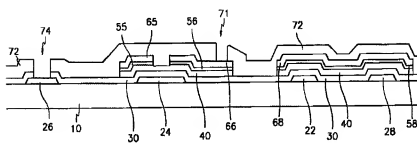
【图 1 1】



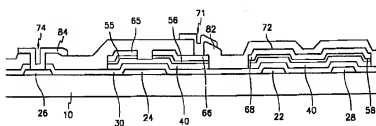
【图 1 2】



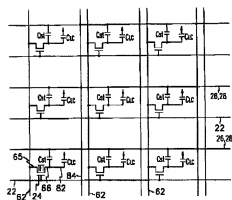
【图 1 3】



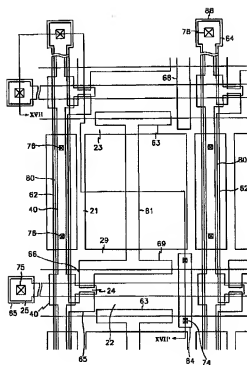
【图 1 4】



【圖 15】



【圖 16】



【圖 17】

